

TD N° 3

Exercice 1 :

1. Donner à l'aide d'un schéma, l'architecture de Von Neumann. Expliquer le rôle de chaque constituant de ce modèle.
2. Dans une architecture de Von Neumann : où sont les données ? et où sont les programmes ?
3. Donner la définition d'un Bus et préciser les différents types des bus.
4. Donner la définition de l'unité centrale. Citer ces principales caractéristiques.
5. Par quoi sont cadencées les activités du processeur ?
6. Quel est le rôle de la mémoire principale ?
7. Définir les éléments essentiels d'un microprocesseur et donner le rôle de chacun d'eux.

Exercice 2 :

1. Soit un microprocesseur ayant un bus d'adresses de 16 bits, pouvant accéder à une donnée de 8 bits.
2. Quelle est la capacité d'adressage totale ?
3. Quelle est la capacité de cette mémoire ?
4. Représenter la structure de cette mémoire (adresse de début et adresse de fin en hexadécimal).

Exercice 3 :

1. Soit une mémoire de 64 Mo organisée en cases de 16 bits.
2. Déterminer le nombre de lignes d'adresses nécessaires.
3. Si l'adresse de début est $(0)_{10}$, déterminer l'adresse de fin en Hexadécimal.

Exercice 4 :

1. Si l'intervalle des adresses d'une mémoire va de 0000H à FFEH. Combien cette mémoire a de cases ?
2. Si une mémoire possède 5120 emplacements en mémoire. Donner l'intervalle (début et fin) de ces adresses exprimées en hexadécimal.
3. Si l'intervalle des adresses d'une mémoire va de 0531H à F20DH. Combien cette mémoire a de cases ?

Exercice 5 :

1. Donner les adresses physiques des mémoires telles que les adresses logiques sont comme suit :
3500:AB00 1CD0:1111 0022:FFFF
2. Proposer une (des) adresse(s) segment : offset pour les mémoires d'adresse physique:
10000 FFFFF 00000

$10^6 \times 2^3$

$(11111)_{10} = 15 = F$

$1111111111111111 = FFFFFF$